

1 Цель и задачи учебной дисциплины

Цели дисциплины. Целью изучения дисциплины «Цифровая схемотехника» является формирование у будущего специалиста профессиональных навыков для разработки соответствующих систем и приборов для экспериментальной физики, а также в смежных областях науки.

Задачи изучения дисциплины:

- получение знаний для аналитических и схемотехнических решений при проектировании систем;
- выбор рациональных архитектурных решений при синтезе систем и их подсистем;
- обнаружение источников недостоверности и оценка их вклада в результирующую погрешность.

Дисциплина направлена на формирование: профессиональных (ПК-1, ПК-5) компетенций выпускника.

2 Место дисциплины в структуре образовательной программы

Логико-структурный анализ дисциплины – входит в формируемую участниками образовательных отношений часть блока 1 подготовки обучающихся по направлению 03.03.03 «Радиофизика» (профиль «Инженерно-физические технологии в промышленности»).

Дисциплина реализуется кафедрой электроники и радиофизики.

Основывается на базе дисциплин «Высшая математика», «Радиоэлектроника». В процессе изучения дисциплины учитывается подготовка обучающегося к научно-исследовательской профессиональной деятельности.

Является основой для изучения следующих дисциплин: защита выпускной квалификационной работы, включая подготовку к защите и процедуру защиты, научно-исследовательская работа, производственная, преддипломная практика, в профессиональной деятельности.

Дисциплина способствует углубленной подготовке к решению специальных практических профессиональных задач и формированию необходимых компетенций.

Общая трудоемкость освоения дисциплины для очной формы обучения составляет 4 зачетных единиц, 144 ак. ч. Программой дисциплины предусмотрены лекционные (36 ак. ч.), практические (18 ак. ч.), лабораторные (18 ак. ч.) занятия и самостоятельная работа студента (72 ак. ч.).

Для очно-заочной формы обучения программой дисциплины предусмотрены лекционные (12 ак. ч.), практические (8 ак. ч.), лабораторные (8 ак. ч.) занятия и самостоятельная работа студента (116 ак. ч.).

Дисциплина изучается на 4 курсе в 7 семестре.

Форма промежуточной аттестации – экзамен.

3 Перечень результатов обучения по дисциплине, соотнесённых с планируемыми результатами освоения образовательной программы

Процесс изучения дисциплины «Цифровая схемотехника» направлен на формирование компетенции, представленной в таблице 1.

Таблица 1 – Компетенции, обязательные к освоению

Содержание компетенции	Код компетенции	Код и наименование индикатора достижения компетенции
Способность к осуществлению исследований физических явлений радиофизическими методами.	ПК-1	ПК-1.1 Понимает принципы работы основного профессионального оборудования, производит установку, настройку и анализирует работоспособность специализированного оборудования и вычислительных систем, используемых в профессиональной области ПК-1.2 Способен разрабатывать и аргументировать стратегию решения поставленной задачи на основе системного и междисциплинарного подходов
Способен применять на практике профессиональные знания и умения в сфере производства, внедрения и эксплуатации электронных приборов и систем различного назначения, полученные при освоении профильных физических дисциплин	ПК-5	ПК-5.2 Описывать устройство, принципы работы и правила эксплуатации электронных и оптических приборов и устройств, а также систем различного назначения.

4 Объём и виды занятий по дисциплине

Общая трудоёмкость учебной дисциплины составляет 4 зачётных единицы, 144 ак. ч.

Самостоятельная работа студента (СРС) включает проработку материалов лекций, подготовку к практическим занятиям, текущему контролю, выполнение индивидуального задания, самостоятельное изучение материала и подготовку к экзамену.

При организации внеаудиторной самостоятельной работы по данной дисциплине используются формы и распределение бюджета времени на СРС для очной формы обучения в соответствии с таблицей 2.

Таблица 2 – Распределение бюджета времени на СРС для очной формы обучения

Вид учебной работы	Всего ак. ч.	Ак. ч. по семестрам
		7
Аудиторная работа, в том числе:	72	72
Лекции (Л)	36	36
Практические занятия (ПЗ)	18	18
Лабораторные работы (ЛР)	18	18
Курсовая работа/курсовой проект	-	-
Самостоятельная работа студентов (СРС), в том числе:	72	72
Подготовка к лекциям	8	8
Подготовка к лабораторным работам	18	18
Подготовка к практическим занятиям / семинарам	18	18
Выполнение курсовой работы / проекта	-	-
Расчетно-графическая работа (РГР)	-	-
Реферат (индивидуальное задание)	-	-
Домашнее задание	-	-
Подготовка к контрольным работам	-	-
Подготовка к коллоквиуму	-	-
Аналитический информационный поиск	-	-
Работа в библиотеке	10	10
Подготовка к экзамену	18	18
Промежуточная аттестация – экзамен	Э	Э
Общая трудоемкость дисциплины	144	144
з. е.	4	4

5 Содержание дисциплины

С целью освоения компетенции, приведенной в п.3 дисциплина разбита на 10 тем:

- тема 1 (Введение в дискретную схемотехнику и двоичное исчисление);
- тема 2 (Архитектура и функциональные возможности. САПР Proteus 8.13 рус.);
- тема 3 (Основы Булевой алгебры в цифровой схемотехнике);
- тема 4 (Элементарные логические схемы);
- тема 5 (Семейства логических схем);
- тема 6 (Генераторы и релаксационные устройства);
- тема 7 (Элементы запоминающих устройств);
- тема 8 (Счетчики и делители частоты, регистры);
- тема 9 (Регистры);
- тема 10 (Дешифраторы. Шифратор. Арифметико-логические узлы.

Оперативная память).

Виды занятий по дисциплине и распределение аудиторных часов приведены в таблицах 3 и 4.

Таблица 3 – Виды занятий по дисциплине и распределение аудиторных часов (очная форма обучения)

№ п/п	Наименование темы (раздела) дисциплины	Содержание лекционных занятий	Трудоемкость в ак. ч.	Темы практических занятий	Трудоемкость в ак. ч.	Тема лабораторных занятий	Трудоемкость в ак. ч.
1	2	3	4	5	6	7	8
1	Тема 1. Введение в дискретную схемотехнику и двоичное исчисление.	Позиционные системы счисления, используемые в цифровых устройствах: двоичная, восьмеричная, шестнадцатеричная, двоично-десятичная. Преобразование чисел из одной системы счисления в другую. Арифметические действия над многоразрядными двоичными числами. Методы кодирования сигналов, применяемые в цифровых устройствах.	4	Двоичное исчисление. Архитектура и функциональные возможности. САПР Pro-teus 8.13 рус.	4	–	–
2	Тема 2. Архитектура и функциональные возможности. САПР Pro-teus 8.13 рус.	– Методы отладки, диагностики и моделирования; – Имитационное моделирование проектов цифровой схемотехники;	4	Основы Булевой алгебры в цифровой схемотехнике.	2	Построение электрических схем в САПР Pro-teus 8.13 рус.	4
3	Тема 3. Основы Булевой алгебры в цифровой схемотехнике.	– Основные понятия алгебры логики (булевой алгебры); – Логические переменные и константы; – Основные логические операции: отрицание (инверсия), логическое умножение (конъюнкция), логическое сложение (дизъюнкция)	4				
4	Тема 4. Элементарные логические схемы.	– Схема НЕ, схема И, схема ИЛИ; – Схема И - НЕ, схема ИЛИ - НЕ; – Схема исключаящая ИЛИ.	2				

№ п/п	Наименование темы (раздела) дисциплины	Содержание лекционных занятий	Трудоемкость в ак. ч.	Темы практических занятий	Трудоемкость в ак. ч.	Тема лабораторных занятий	Трудоемкость в ак. ч.
1	2	3	4	5	6	7	8
5	Тема 5. Семейства логических схем.	<ul style="list-style-type: none"> – Логические уровни напряжения; – Многомерные дискретные преобразования. 	2	Генераторы и релаксационные устройства.	2	Построение электрических схем генераторов в САПР Proteus 8.13 рус.	4
6	Тема 6. Генераторы и релаксационные устройства.	<ul style="list-style-type: none"> – Мультивибратор; – Одновибратор, Триггер Шмитта; – Мультиплексоры; – Демультиплексоры; – Ключи. 	4	Генераторы и релаксационные устройства.	2	Синтез генераторов	4
7	Тема 7. Элементы запоминающих устройств.	<ul style="list-style-type: none"> – RS-триггеры, JK-триггер; – D-триггер, T-триггер; – Двухступенчатые триггеры. 	4				
8	Тема 8. Счетчики и делители частоты, регистры.	<ul style="list-style-type: none"> – Счетчики: общие сведения, классификация; – Асинхронные суммирующие, вычитающие и реверсивные счетчики; – Интегральные схемы асинхронных счетчиков. Синхронные счетчики; – Синтез двоичного и двоично-десятичного счетчиков. Интегральные схемы синхронных счетчиков 	4	Счетчики и делители частоты, регистры.	2	Синтез счетчиков и делителей частоты	4

№ п/п	Наименование темы (раздела) дисциплины	Содержание лекционных занятий	Трудоемкость в ак. ч.	Темы практических занятий	Трудоемкость в ак. ч.	Тема лабораторных занятий	Трудоемкость в ак. ч.
1	2	3	4	5	6	7	8
9	Тема 9. Регистры	<ul style="list-style-type: none"> – Классификация и область применения; – Параллельные (регистры памяти); – Последовательные (регистры сдвига); – Применение регистров сдвига. 	4	Регистры	2	Исследование регистров	2
10	Тема 10. Дешифраторы. Шифраторы. Арифметико-логические узлы. Оперативная память.	<ul style="list-style-type: none"> – Дешифраторы: общие сведения, классификация и область применения; – Шифраторы: общие сведения, классификация, классификация и область применения; – Арифметико-логические узлы: общие сведения, классификация, классификация и область применения; 	4	Дешифраторы. Шифраторы. Оперативная память.	4	Синтез дешифраторов	4
Всего аудиторных часов за 7-й семестр			36	18		18	

Таблица 4 – Виды занятий по дисциплине и распределение аудиторных часов (очно-заочная форма обучения)

№ п/п	Наименование темы (раздела) дисциплины	Содержание лекционных занятий	Трудоемкость в ак. ч.	Темы практических занятий	Трудоемкость в ак. ч.	Тема лабораторных занятий	Трудоемкость в ак. ч.
1	2	3	4	5	6	7	8
1	Тема 1. Введение в дискретную схемотехнику и двоичное исчисление.	Позиционные системы счисления, используемые в цифровых устройствах: двоичная, восьмеричная, шестнадцатеричная, двоично-десятичная. Преобразование чисел из одной системы счисления в другую. Арифметические действия над многоразрядными двоичными числами. Методы кодирования сигналов, применяемые в цифровых устройствах.	2	Генераторы и релаксационные устройства.	2	Синтез генераторов	2
2	Тема 2. Архитектура и функциональные возможности. САПР Pro-teus 8.13 рус.	– Методы отладки, диагностики и моделирования; – Имитационное моделирование проектов цифровой схемотехники;	2				
3	Тема 3. Основы Булевой алгебры в цифровой схемотехнике.	– Основные понятия алгебры логики (булевой алгебры); – Логические переменные и константы; – Основные логические операции: отрицание (инверсия), логическое умножение (конъюнкция), логическое сложение (дизъюнкция)	2	Счетчики и делители частоты, Регистры.	2	Синтез счетчиков и делителей частоты	2
4	Тема 4. Элементарные логические схемы.	– Схема НЕ, схема И, схема ИЛИ; – Схема И - НЕ, схема ИЛИ - НЕ; – Схема исключаящая ИЛИ.	2				

№ п/п	Наименование темы (раздела) дисциплины	Содержание лекционных занятий	Трудоемкость в ак. ч.	Темы практических занятий	Трудоемкость в ак. ч.	Тема лабораторных занятий	Трудоемкость в ак. ч.
1	2	3	4	5	6	7	8
5	Тема 5. Семейства логических схем.	– Логические уровни напряжения; – Многомерные дискретные преобразования.	2	Дешифраторы. Шифраторы. Оперативная память.	4	Синтез дешифраторов, шифраторов.	4
6	Тема 6. Генераторы и релаксационные устройства.	– Мультивибратор; – Одновибратор, Триггер Шмитта; – Мультиплексоры; – Демультимплексоры; – Ключи.	2				
Всего аудиторных часов за 7-й семестр			12	8	8		

6 Фонд оценочных средств для проведения текущего контроля успеваемости и промежуточной аттестации студентов по дисциплине

6.1 Критерии оценивания очной формы обучения

В соответствии с Положением о кредитно-модульной системе организации образовательного процесса ФГБОУ ВО «ДонГТУ» (https://www.dstu.education/images/structure/license_certificate/polog_kred_modul.pdf) при оценивании сформированности компетенций по научно-исследовательской (учебной) работе используется 100-балльная шкала.

Перечень работ по дисциплине и способы оценивания знаний приведены, в зависимости от форм обучения, таблице 5

Таблица 5 – Перечень компетенций по дисциплине и способы оценивания знаний

Код и наименование компетенции	Способ оценивания	Оценочное средство
ПК-1, ПК-5	Экзамен	Комплект контролирующих материалов для экзамена

Всего по дисциплине в семестре студент может набрать 100 баллов, в том числе:

- практические работы – всего 30-50 баллов;
- лабораторные работы – всего 30-50 баллов.

Экзамен проставляется автоматически, если студент набрал в течении семестра не менее 60 баллов и отчитался за каждую контрольную точку. Минимальное количество баллов по каждому из видов текущей работы составляет 60% от максимального.

Экзамен по дисциплине «Цифровая схемотехника» проводится по результатам работы в семестре. В случае, если полученная в семестре сумма баллов не устраивает студента, во время сессии студент имеет право повысить итоговую оценку либо в форме устного собеседования по приведенным ниже вопросам (п. п. 6.4), либо в результате тестирования.

Шкала оценивания знаний при проведении промежуточной аттестации приведена в таблице 6.

Таблица 6 - Шкала оценивания знаний.

Сумма баллов за все виды учебной деятельности	Оценка по национальной шкале зачёт/экзамен
0-59	Не зачтено/неудовлетворительно
60-73	Зачтено/удовлетворительно
74-89	Зачтено/хорошо
90-100	Зачтено/отлично

6.2 Оценочные средства для самостоятельной работы и текущего контроля успеваемости

Тема 1 Введение в дискретную схемотехнику и двоичное исчисление

- 1) Что такое позиционные системы счисления?
- 2) Что такое двоичная система счисления?
- 3) Что такое восьмеричная система счисления?
- 4) Что такое шестнадцатеричная система счисления?
- 5) Как преобразовать число из одной системы счисления в другую?

Тема 2 Архитектура и функциональные возможности. САПР Proteus 8.13 рус.

- 1) Как осуществить отладку, диагностику и моделирование в САПР Proteus 8.13 рус.?
- 2) Как осуществить имитационное моделирование проектов цифровой схемотехники в САПР Proteus 8.13 рус.?
- 3) Как осуществить арифметические действия над многоразрядными двоичными числами?
- 4) Что такое методы кодирования сигналов?

Тема 3 Основы Булевой алгебры в цифровой схемотехнике

- 1) Что входит в основные понятия алгебры логики (булевой алгебры)?
- 2) Что такое логические переменные и константы?
- 3) Что входит в основные логические операции?
- 4) Что такое отрицание (инверсия)?
- 5) Что такое логическое умножение (конъюнкция)?

Тема 4 Элементарные логические схемы

- 1) Что такое элементарная логическая схема «НЕ»?
- 2) Что такое элементарная логическая схема «И»?
- 3) Что такое элементарная логическая схема «ИЛИ»?
- 4) Что такое элементарная логическая схема «И-НЕ»?

Тема 5. Семейства логических схем

- 1) Что такое логические уровни напряжения?
- 2) Что такое многомерные дискретные преобразования?
- 3) Что такое элементарная логическая схема «ИЛИ-НЕ»?
- 4) Что такое логическая схема исключающая ИЛИ?

Тема 6 Генераторы и релаксационные устройства

- 1) Что такое мультивибратор?
- 2) Что такое одновибратор?
- 3) Что такое Триггер Шмитта?
- 4) Что такое мультиплексор?

Тема 7 Элементы запоминающих устройств

- 1) Что такое RS-триггер?
- 2) Что такое JK-триггер?
- 3) Что такое D-триггер?
- 4) Что такое T-триггер?

Тема 8 Счетчики и делители частоты, регистры

- 1) Что такое счетчики, дайте общие сведения?
- 2) Какое основное назначение асинхронных суммирующих счетчиков?
- 3) Какое основное назначение асинхронных вычитающих счетчиков?
- 4) Какое основное назначение реверсивных счетчиков?
- 5) Какое основное назначение синхронных счетчиков?

Тема 9 Регистры

- 1) Какая классификация и область применения регистров?
- 2) Что такое параллельные (регистры памяти)?
- 3) Что такое последовательные (регистры сдвига)?
- 4) Каким образом можно применять регистры сдвига?

Тема 10 Дешифраторы. Шифраторы. Арифметико-логические узлы. Оперативная память

- 1) Что такое дешифраторы?
- 2) Какая область применения дешифраторов?
- 3) Что такое шифраторы?
- 4) Какая область применения шифраторов?
- 5) Что такое арифметико-логические узлы?

6.3 Вопросы для подготовки к экзамену

1) Какие таблицы истинности и условные обозначения логических элементов: AND, NAND, OR, NOR, XOR, XNOR?

2) Как можно представить в сравнении основные параметры логических элементов стандартной ТТЛ-логики серий 74, 74L, 74H?

- 3) Как можно охарактеризовать в сравнении основные параметры логических элементов ТТЛ Ш-логики с диодами Шоттки серий 74S и 74LS?
- 4) Как сравнить основные параметры логических элементов перспективной ТТЛШ-логики серий 74F, 74ALS, 74S?
- 5) Как сопоставить параметры логических элементов CMOS-логики серий 4000B, 74HC, 74HCT, 74AC, 74ACT, 74ALVC?
- 6) Как нарисовать условное обозначение микросхемы (ЛР9) с логикой 4-2-3И-4ИЛИ-НЕ?
- 7) Как нарисовать условное обозначение микросхемы (ЛР11) с логикой 2-2И-2ИЛИ-НЕ?
- 8) Как разработать комбинационную логическую схему, реализующую заданную табличную функцию трех переменных на микросхемах И-НЕ типа 7400 (ЛА3), 7410 (ЛА4), 7430 (ЛА2), 7437 (ЛА1)?
- 9) Как разработать комбинационную логическую схему, реализующую заданную табличную функцию четырех переменных, используя только логические элементы И - НЕ типа 7400 (ЛА3), 7410 (ЛА4), 7430 (ЛА2), 7437 (ЛА1)?
- 10) Как разработать комбинационную логическую схему, реализующую заданную уравнением функцию четырех переменных, используя только микросхемы 7402 (ЛЕ1), 7427 (ЛЕ4), 74260 (ЛЕ7)?
- 11) Как разработать схему дешифратора 3×8 с инверсными выходами, используя логические элементы И - НЕ микросхем 7400 (ЛА3), 7410 (ЛА4), 7430 (ЛА2), 7437 (ЛА1)?
- 12) Как разработать схему RS-триггера на микросхеме 7400 (ЛА3). Составить таблицу переходов триггера?
- 13) Как разработать схему синхронного RS-триггера на микросхеме 7400 (ЛА3)?
- 14) Как собрать двухступенчатый RS-триггер на микросхемах типа 74279 (ТР2) и 7400 (ЛА3)?
- 15) Как собрать двухступенчатый RS-триггер на микросхемах типа 7400 (ЛА3)?
- 16) Как собрать синхронный одноступенчатый D-триггер на микросхемах 7400 (ЛА3)?
- 17) Как собрать схему двухступенчатого D-триггера, используя микросхемы 74279 (ТР2) и 7400 (ЛА3)?
- 18) Как построить временные диаграммы изменения состояния выходов RS-триггера микросхемы 74279 (ТР2) при заданных сигналах на входах S1, S2 и R?
- 19) Как описать с помощью таблиц переходов работу микросхемы 74113 (ТВ1)?

20) Как описать с помощью таблиц переходов работу D-триггера микросхемы 7474 (ТМ2)?

21) Как построить временную диаграмму изменения состояния выхода D-триггера микросхемы 7474 (ТМ2) при заданных сигналах на входах S, R, D и C?

22) Как описать с помощью таблиц переходов работу JK-триггера микросхемы 74112 (ТВ9)?

23) Как построить временную диаграмму изменения состояния выхода JK-триггера микросхемы 74112 (ТВ9) при заданных сигналах на входах S, R, J, K и C?

24) Как разработать схему дешифратора 2x4 со входом разрешения работы, используя микросхемы 7400 (ЛА3), 7410 (ЛА4), 7430 (ЛА2), 7437 (ЛА1) с логическими элементами И-НЕ?

25) Как разработать схему дешифратора 4x10, используя логические элементы И микросхем 7408 (ЛИ1), 7411 (ЛИ3), 7421 (ЛИ6) и инверторы 7404 (ЛН1)?

26) Как разработать схему мультиплексора 4x1, со входом разрешения выхода, используя логические элементы ИЛИ-НЕ микросхем 7402 (ЛЕ1) и 7427 (ЛЕ4)?

27) Как разработать схему одноразрядного полного сумматора, используя в качестве основного элемента дешифратор 3x8 микросхемы 74138 (ИД7)?

28) Как разработать схему одноразрядного полного сумматора, используя в качестве основных элементов мультиплексоры 4x1 микросхемы 74153 (КП2)?

29) Как разработать схему одноразрядного полного сумматора, используя в качестве основного элемента мультиплексор 8x1 микросхемы 74151 (КП7)?

30) Как разработать комбинационную логическую схему, реализующую заданную функцию трех переменных, используя в качестве основного элемента мультиплексор 4x1 микросхемы 74153 (КП2)?

31) Как разработать комбинационную логическую схему, реализующую заданную функцию трех переменных, используя дешифратор 3x8 микросхемы 74138 (ИД7) и логические элементы ИЛИ микросхемы 7432 (ЛЛ1)?

32) Как разработать комбинационную логическую схему, реализующую заданную функцию четырех переменных, используя дешифратор 4x16 микросхемы 74154 (ИД3)?

33) Как разработать комбинационную логическую схему, реализующую заданную функцию четырех переменных, используя в качестве основного элемента мультиплексор 8x1 микросхемы 74151 (КП7)?

34) Как разработать комбинационную логическую схему, реализующую функцию четырех переменных, используя в качестве основного микросхему 74153 (КП2)?

35) Как разработать комбинационную логическую схему, реализующую заданную функцию четырех переменных, используя в качестве основного элемента микросхему памяти 32x8 (РЕЗ)?

36) Как разработать схему 8-разрядного преобразователя двоичного кода в код Грея на микросхемах 7486 (ЛП12)?

37) Как разработать схему 8-разрядного преобразователя кода Грея в двоичный код на микросхемах 7486 (ЛП12)?

38) Как разработать схему дешифратора 4x16 на микросхемах 74138 (ИД7)?

39) Как разработать схему семисегментного дешифратора на основе микросхемы 74154 (ИД3)?

40) Как разработать схему семисегментного дешифратора на основе микросхемы памяти 2716 (573РФ5)?

41) Как разработать схему преобразователя 6-разрядного двоичного кода в двоично-десятичный на основе микросхемы памяти 2716 (573РФ5)?

42) Как разработать схему преобразователя 8-разрядного двоично-десятичного кода в двоичный на основе микросхемы памяти 2716 (573РФ5)?

43) Как разработать схему умножителя четырехразрядных двоичных чисел на основе микросхемы памяти 2716 (573РФ5)?

44) Как разработать схему 8-разрядного счетчика Джонсона на основе микросхемы 74164 (ИР8)?

45) Как разработать схему 8-разрядного счетчика Джонсона на основе микросхемы 74165 (ИР9)?

46) Как разработать схему 8-разрядного счетчика Джонсона на микросхемах 74194 (ИР11)?

47) Как разработать схему 8-разрядного кольцевого регистра на микросхеме 74164 (ИР8)?

48) Как разработать схему 8-разрядного кольцевого регистра на микросхеме 74165 (ИР9)?

49) Как разработать схему 8-разрядного кольцевого регистра на микросхеме 74194 (ИР11)?

50) Как разработать схему 8-разрядного генератора псевдослучайной последовательности на микросхеме 74164 (ИР8)?

51) Как разработать схему 8-разрядного генератора псевдослучайной последовательности на микросхеме 74165 (ИР9)?

52) Как разработать схему 8-разрядного генератора псевдослучайной последовательности на микросхеме 74194 (ИР11)?

53) Как нарисовать схему 4-х разрядного регистра Джонсона со входом сброса на триггерах типа 7474 (ТМ2)?

54) Как разработать схему 4-разрядного генератора псевдослучайной последовательности на микросхемах 7474 (ТМ2)?

55) Как разработать двоичный счетчик с заданным коэффициентом счета на основе микросхем 93 (ИЕ5)?

56) Как разработать двоичный счетчик с заданным коэффициентом счета на основе микросхем ИЕ19?

57) Как разработать двоичный счетчик со входами параллельной загрузки и с заданным коэффициентом счета на основе микросхем 74163 (ИЕ18)?

58) Как разработать двоичный реверсивный счетчик со входами параллельной загрузки и с заданным коэффициентом счета на основе микросхем 74191 (ИЕ13)?

59) Как разработать двоично-десятичный реверсивный счетчик со входами параллельной загрузки и с заданным коэффициентом счета на основе микросхем 74192 (ИЕ6)?

60) Как разработать делитель частоты с заданным коэффициентом деления на основе микросхемы ПЦ1?

61) Как нарисовать временные диаграммы, описывающие работу суммирующего счетчика с коэффициентом счета 20, работающего в двоично-десятичном коде 8421?

7 Учебно-методическое и информационное обеспечение дисциплины

7.1 Рекомендуемая литература

Основная литература

1. Трубочкина Н. К. Нанoeлектроника и схемотехника в 2 ч. Часть 1 [Электронный ресурс]: Учебник для вузов. - Москва: Юрайт, 2021. - 281 с – Режим доступа: <https://urait.ru/bcode/470008> (дата обращения: 25.07.2024).

2. Трубочкина Н. К. Нанoeлектроника и схемотехника в 2 ч. Часть 2 [Электронный ресурс]: Учебник для вузов. - Москва: Юрайт, 2021. - 250 с – Режим доступа: <https://urait.ru/bcode/470522> (дата обращения: 25.07.2024).

Дополнительная литература

1. Угрюмов, Е.П. Цифровая схемотехника/ Е.П.Угрюмов. - СПб.: БХВ-Санкт-Петербург, 2000. - 528с.

https://vk.com/wall-104039278_8874?ysclid=m8oi3e7eiz993653668 (дата обращения: 25.07.2024).

2. Новожилов О.П. Основы цифровой техники. – М.: ИП РадиоСофт, 2004. – 528 с. <https://www.chitalkino.ru/novozhilov-o-p/osnovy-kompyuternoy-tekhniki/> (дата обращения: 25.07.2024).

3. Уэйкерли, Дж. Проектирование цифровых устройств: в 2 т. / Дж. Уэйкерли; пер. с англ. – М.: Постмаркет, 2002. – 1072 с. https://www.bsuir.by/m/12_100229_1_85484.pdf (дата обращения: 25.07.2024).

4. Точки, Р. Д. Цифровые системы. Теория и практика, 8-е изд. / Р. Д. Точки, Н. С. Уидмер; пер. с англ. – М.: Изд. дом «Вильямс», 2004. – 1024 с. <https://djuv.online/file/MPM6ltqmlEh9z?ysclid=m8oihwora2399926649> (дата обращения: 25.07.2024).

5. Янсен, Й. курс цифровой электроники: В 4-х т. Т.1. Основы цифровой электроники на ИС. Пер. с голанд. – М.: мир, 1987 – 334 с., ил.

6. Янсен, Й. курс цифровой электроники: В 4-х т. Т.2. Основы цифровой электроники на ИС. Пер. с голанд. – М.: мир, 1987 – 368 с., ил.

7. Ланцов, А.Л., Зворыкин, Л.Н., Осипов И.Ф. Цифровые устройства на элементарных МДП интегральных микросхемах. – м.: Радио и связь, 1983. – 272 с., ил.

8. Логические ИС КР1533, КР1554: справочник. В 2 ч. / И. И. Петровский [и др.]. – М.: ТОО «БИНОМ», 1993. – 496 с.

7.2 Базы данных, электронно-библиотечные системы, информационно справочные и поисковые системы

1. Научная библиотека ФГБОУ ВО «ДонГТУ» <http://library.dstu.education>
2. Научно-техническая библиотека БГТУ им. Шухова: официальный сайт. — Белгород. — URL: <http://ntb.bstu.ru/jirbis2/>. — Текст: электронный.
3. Консультант студента: электронно-библиотечная система. — Москва. — URL: <http://www.studentlibrary.ru/cgi-bin/mb4x>. — Текст: электронный.
4. Университетская библиотека онлайн: электронно-библиотечная система. — URL: http://biblioclub.ru/index.php?page=main_ub_red. — Текст: электронный.
5. IPR BOOKS: электронно-библиотечная система. — Красногорск. — URL: <http://www.iprbookshop.ru/>. — Текст: электронный.
6. Сайт дистанционного обучения ДонГТУ <https://3kl.dontu.ru>

8 Материально-техническое обеспечение дисциплины

Материально-техническая база обеспечивает проведение всех видов деятельности в процессе обучения, соответствует требованиям ФГОС ВО.

Материально-техническое обеспечение представлено в таблице 7.

Таблица 7 – Материально-техническое обеспечение.

Наименование оборудованных учебных кабинетов	Адрес (местоположение) учебных кабинетов
<p>Специальные помещения:</p> <p><i>Компьютерный класс</i> Персональные компьютеры, локальная сеть с выходом в Internet, проектор Epson, мультимедийный экран</p> <p><i>Аудитория для проведения лекций (60 посадочных мест), оборудованная специализированной (учебной) мебелью (скамья учебная – 20 шт., стол – 1 шт., доска аудиторная – 1 шт.), учебный ПК (монитор + системный блок), мультимедийная стойка с оборудованием – 1 шт., широкоформатный экран.</i></p> <p><i>Компьютерные классы (22 посадочных места), оборудованные учебной мебелью, компьютерами с неограниченным доступом к сети Интернет, включая доступ к ЭБС:</i></p> <ul style="list-style-type: none"> - ПК – 9 шт.; - ПК – 5 шт. 	<p>ауд. <u>434</u> глав. корп.</p> <p>ауд. <u>206</u> корп. <u>3</u></p> <p>ауд. <u>207</u> корп. <u>3</u> ауд. <u>204</u> корп. <u>3</u></p>

Лист согласования РПД

Разработал:

Старший преподаватель кафедры
электроники и радиофизики
(должность)



О.В. Бакаев
(Ф.И.О.)

И.о. заведующего кафедрой
электроники и радиофизики



А.М.Афанасьев
(Ф.И.О.)

Протокол № 1 заседания
кафедры электроники и радиофизики от 30.08.2022г.

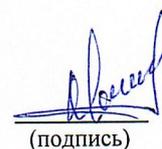
И.о. декана факультета информационных
технологий и автоматизации
производственных процессов



В.В. Дьячкова
(Ф.И.О.)

Согласовано:

Председатель методической комиссии
по направлению подготовки
03.03.03 Радиофизика
(профиль «Инженерно-физические
технологии в промышленности»)



А.М.Афанасьев
(Ф.И.О.)

Начальник учебно-методического центра



О.А. Коваленко
(Ф.И.О.)

Лист изменений и дополнений

Номер изменения, дата внесения изменения, номер страницы для внесения изменений	
ДО ВНЕСЕНИЯ ИЗМЕНЕНИЙ:	ПОСЛЕ ВНЕСЕНИЯ ИЗМЕНЕНИЙ:
Основание:	
Подпись лица, ответственного за внесение изменений	